

Requested Patent: JP58223328A
Title: INSPECTING DEVICE FOR DEFECT OF MASK ;
Abstracted Patent: JP58223328 ;
Publication Date: 1983-12-24 ;
Inventor(s): IKENAGA OSAMU ;
Applicant(s): TOKYO SHIBAURA DENKI KK ;
Application Number: JP19820107164 19820622 ;
Priority Number(s): ;
IPC Classification: H01L21/30 ;

Equivalents:

ABSTRACT:

PURPOSE:To improve a throughput by detecting only defects larger than the maximum size of a defect allowable in a pattern of a photo-mask as defects in response to the complication of the pattern by a defect detecting section, a defect decision section and an allowable defect decision circuit.

CONSTITUTION:Beams from a light source are spot-irradiated onto the photo-mask placed on a sample base, and a pattern image on the photo-mask is imaged to the light-receiving surface of a signal detecting section. Difference between a scan signal detected by the signal detecting section and a scan signal obtained on the basis of design data in case of the formation of a pattern to be inspected is acquired, and the defect size of the pattern to be inspected is detected 25. The maximum size of defects allowable in the pattern to be inspected is set, and an allowable defect setting section 27 through which the maximum size is varied in response to design data is set up. Allowable defect size set to the setting section 27 and detected defect size obtained by the detecting section 25 are compared and collated by the defect decision circuit 26, and the presence of defects and an acceptable or defective pattern are decided.

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭58—223328

⑬ Int. Cl.³
H 01 L 21/30

識別記号

庁内整理番号
Z 6603—5F

⑭ 公開 昭和58年(1983)12月24日

発明の数 1
審査請求 有

(全 5 頁)

⑮ マスク欠陥検査装置

京芝浦電気株式会社総合研究所
内

⑯ 特 願 昭57—107164

⑰ 出 願 昭57(1982)6月22日

⑱ 発 明 者 池永修

川崎市幸区小向東芝町1番地東

⑲ 出 願 人 東京芝浦電気株式会社

川崎市幸区堀川町72番地

⑳ 代 理 人 弁理士 鈴江武彦 外2名

明 細 書

1. 発明の名称

マスク欠陥検査装置

2. 特許請求の範囲

半導体集積回路装置の製作に用いるフォトマスクに光を照射する光照射部と、上記光の照射およびフォトマスク上での光照射位置の移動により得られる上記フォトマスクに形成された被検査パターンに対応する走査信号を検出する信号検出部と、この信号検出部により検出された走査信号と前記被検査パターンを形成する際の設計データを基に得られる走査信号との差分を求め前記被検査パターンの欠陥寸法を検出する欠陥検出部と、前記被検査パターンに許容される欠陥の最大寸法が設定され、かつ前記設計データに応じて上記最大寸法が可変せられる許容欠陥設定部と、この許容欠陥設定部に設定された許容欠陥寸法と前記欠陥検出部により得られた検出欠陥寸法とを比較照合して欠陥の有無およびパターンの正否を判定する欠陥判定部とを

具備してなることを特徴とするマスク欠陥検査装置。

3. 発明の詳細な説明

〔発明の技術分野〕

本発明は、半導体集積回路の製作時に用いられるフォトマスクの欠陥の有無およびパターンの正否を検査するマスク欠陥検査装置に関する。

〔発明の技術的背景とその問題点〕

従来、フォトマスクに形成されたパターンの検査を行なうマスク欠陥検査装置においては、フォトマスクにパターンを形成される際に用いられる設計データに基づいて発生される第1の走査信号と、設計データを基にフォトマスクに形成された被検査パターンから得られる第2の走査信号とを比較照合して欠陥の有無およびパターンの正否を判定している。そして、上記欠陥の有無およびパターンの正否を判定する欠陥判定部において検出される欠陥は、マスク欠陥検査装置により検出の基準となるスレッショルドサイズが固有となっており、マスクからウエ

一ハへ転写する場合に転写装置の性能上の問題からウェーハへ転写されない欠陥についても欠陥と判定され欠陥情報がメモリーへ格納される。すなわち、マスクのパターンの複雑さに応じて存在しても実用上影響のない欠陥についても欠陥と判定され欠陥情報が登録される。このように、検出される全ての欠陥についての欠陥情報が登録されるため、欠陥情報を保持するためのメモリーが大きくなる。しかも、あらゆるマスクについて欠陥検出最小寸法が固定のため、マスクパターンの最小線幅の大きなものと小さなものとで検査時間が同じであり、マスク欠陥検査装置自体のスループットが悪い。また、検査終了後修正を要する欠陥か、修正を要しない欠陥かを判定するための作業が必要であり、したがって検査から修正までの時間が長くなる等の問題があった。

〔発明の目的〕

本発明の目的は、フォトマスクの被検査パターンの欠陥の有無およびパターンの正否を必要

最小限の時間で検査することができ、検査スループットの向上をはかり得、かつ欠陥検査後の修正工程におけるスループット向上に寄与し得るマスク欠陥検査装置を提供することにある。

〔発明の概要〕

本発明の骨子は、フォトマスクの被検査パターンに許容される欠陥の最大寸法を予め保持しておき、この寸法以上の欠陥のみを欠陥として判定することにある。

すなわち本発明は、半導体集積回路装置の製作に用いるフォトマスクに光を照射すると共に該光をフォトマスク上で走査し、この光照射およびフォトマスク上での光照射位置の移動により得られる上記フォトマスクに形成された被検査パターンに対応する走査信号を検出し、この検出された走査信号と上記被検査パターンを形成する際の設計データを基に得られる走査信号との差分を求めて被検査パターンの欠陥寸法を検出するマスク欠陥検査装置において、上記被検査パターンに許容される欠陥の最大寸法が設

3

定され、かつ前記設計データに応じて上記最大寸法が可変せられる許容欠陥設定部を設けると共に、この許容欠陥設定部に設定された許容欠陥寸法と前記検出された検出欠陥寸法とを比較照合して欠陥の有無およびパターンの正否を判定する欠陥判定部を設けるようにしたものである。

〔発明の効果〕

本発明によれば、従来のマスク欠陥検査装置に比べて、マスクからウェーハへパターンを転写する場合に転写装置の性能上の問題から実際にはマスクに存在してもウェーハへは転写されない欠陥については欠陥判定部において欠陥と判定せず、その欠陥情報についてもメモリーへ登録しない。つまり、マスクのパターンの複雑さに応じてマスク上に実際には存在しても実用上影響のない欠陥については欠陥判定部で欠陥と判定せずに欠陥情報もメモリーへ登録しない。したがって、欠陥情報を保持するためのメモリーを減少させることができる。また、マスクの

4

パターンの最小線幅に応じて最適な欠陥検出最小寸法を欠陥判定部に設定することにより検査を必要最小限の時間で行なうことが可能であり、マスク欠陥検査装置自体のスループットが向上する。以上の結果として、実用上修正を要する欠陥についてのみ欠陥と判定されてそれについての欠陥情報が登録されるので、修正のための確認作業が不要であり、検査から修正までの一連の工程でのスループットが向上する等の効果を奏する。

〔発明の実施例〕

第1図(a)は設計データに応じたパターンを示す平面図、同図(b)は欠陥の存在する実際の被検査パターンを示す平面図、第2図は本発明の一実施例に係わるマスク欠陥検査装置の概略構成を示すブロック図である。第2図中1はフォトマスク2を載置する試料台であり、この試料台1は計算機3から指令を受けたXステージ制御回路4およびYステージ制御回路5により駆動制御される。そして、試料台1の移動位置はX

5

6

レーザ干渉計 6 および Y レーザ干渉計 7 により高精度に測定されるものとなっている。

一方、試料台 1 の上方には電源回路 8 により発光駆動される光源 9 が配置されている。光源 9 からの光は、試料台 1 に載置されるフォトマスク 2 上にスポット照射され、フォトマスク 2 上のパターン像が信号検出部 10 の受光面に結像される。ここで、上記光照射と共に試料台 1 を連続移動させることにより、信号検出部 10 ではフォトマスク 2 上の被検査パターンに対応した走査信号が検出される。そして、この検出走査信号は、設計データ発生回路 11 により前記被検査パターンを形成する際の設計データに基づいて得られた走査信号と共に、欠陥判定装置 12 に供給されるものとなっている。

欠陥判定装置 12 は第 3 図に示す如く検出データバッファ 21、設計データバッファ 22、第 1 比較データ変換回路 23、第 2 比較データ変換回路 24、差分信号発生回路（欠陥検出部）25、欠陥判定回路（欠陥判定部）26 および

7

ーボード付プリンタ、14 は磁気テープ装置、15 は磁気ディスク装置をそれぞれ示している。このように構成された本装置では、まず試料台 1 へ検査を行なうフォトマスク 2 を載せてフォトマスク 2 のアライメントを高精度に行ない光源 9 から照射された光をフォトマスク 2 を通して信号検出部 10 へ結像させて、信号検出部 10 によりフォトマスク 2 に形成されている被検査パターンに対応した第 1 の走査信号が検出される。そして、この第 1 の走査信号は欠陥判定装置 12 に送られる。一方設計データは磁気テープ装置 14 より計算機 3 を介して磁気ディスク装置 15 へ登録され、欠陥の判定を行なうに際して設計データが磁気ディスク装置 15 より計算機 3 を介して設計データ発生回路 11 へ送られる。そして、第 1 の走査信号が欠陥判定装置 12 へ送られるのと同期して、設計データ発生回路 11 から第 2 の走査信号が欠陥判定装置 12 へ送られる。欠陥判定装置 12 では第 1 の走査信号を検出データバッファ 21 へ登録し

欠陥判定バッファ（許容欠陥設定部）27 から構成されている。すなわち、前記信号検出部 10 からの走査信号は検出データバッファ 21 に登録され、第 1 比較データ変換回路 23 を介して差分信号発生回路 25 に送られる。前記設計データ発生回路 11 からの走査信号は設計データバッファ 22 に登録され、第 2 比較データ変換回路 24 を介して差分信号発生回路 25 に送られる。差分信号発生回路 25 は上記入力した各走査信号の差、つまり前記被検査パターンの欠陥寸法を検出するものであり、この検出欠陥寸法は欠陥判定回路 26 に送られる。欠陥判定回路 26 は上記検出欠陥寸法と欠陥判定バッファ 27 に登録された許容欠陥寸法（被検査パターンに許容される欠陥の最大寸法）とを比較照合し、検出欠陥寸法が許容欠陥寸法より大なるとき欠陥有りと判定するものである。そして、この欠陥判定回路 26 の出力信号が欠陥判定装置 12 の判定情報として前記計算機 3 に送出されるものとなっている。なお、第 2 図中 13 はキ

8

て第 1 比較データ変換回路 23 を介して差分信号発生回路 25 へ第 1 の走査信号を送り、第 2 の走査信号も同様に設計データバッファ 22 から第 2 比較データ変換回路 24 を介して差分信号発生回路 25 へ送り、差分信号発生回路 25 により第 1 の走査信号に対応した信号と第 2 の走査信号に対応した信号から差分信号が求められ、これにより欠陥の寸法が検出される。この検出欠陥寸法は欠陥判定回路 26 へ送られ、欠陥判定バッファ 27 に登録された許容欠陥寸法と比較される。以上の処理を X レーザ干渉計 6 と Y レーザ干渉計 7 で試料台 1 を測長しながら X ステージ制御回路 4 と Y ステージ制御回路 5 で試料台 1 を駆動してフォトマスク 2 を全面にわたり検査を行うことができた。

かくして本装置によれば、欠陥検出部 25、欠陥判定部 26 及び許容欠陥判定部 27 によりフォトマスク 2 のパターンの複雑さに応じて該パターンに許容される欠陥の最大寸法より大きい欠陥のみを欠陥として検出しているので、欠

陥情報を保持するためのメモリを減少させることができ、さらに検査時間の短縮化をはかることが可能となる。また、実用上修正を要する欠陥についてのみ欠陥と判定されるので、修正のための確認作業が不要となり、検査から修正までの工程におけるスループットを向上させることができる。

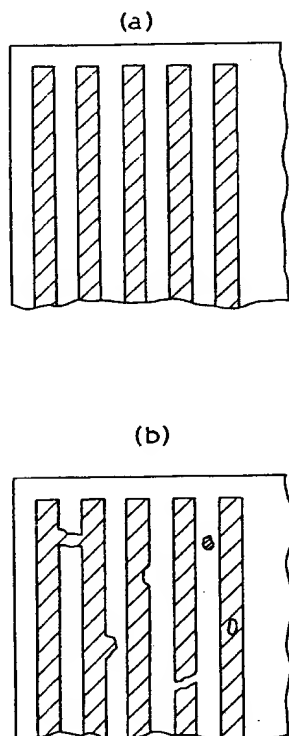
なお、本発明は上述した実施例に限定されるものではなく、その要旨を逸脱しない範囲で、種々変形して実施することができる。例えば、前記被検パターンに対応する走査信号を検出するための手段として、前記試料台を移動する代わりに、前記光源および信号検出部の受光面を移動するようにしてもよい。また、前記許容欠陥寸法は検査するフォトマスクのパターンの複雑さに応じて適宜定めればよい。

4. 図面の簡単な説明

第1図(a)は設計データに対応したパターンを示す平面図、同図(b)はフォトマスク上の種々の欠陥の存在する被検査パターンを示す平面図、

11

第1図



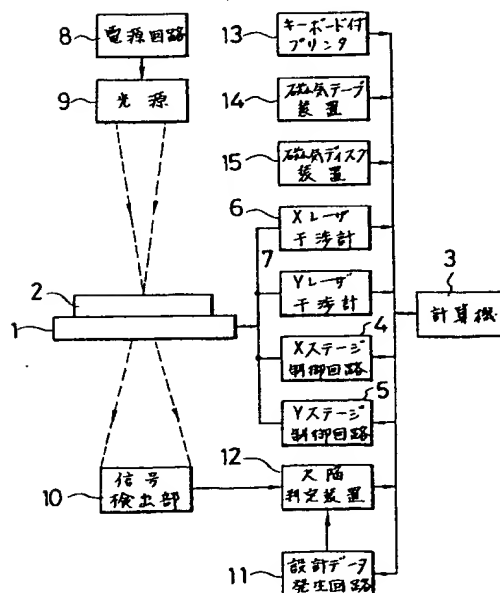
第2図は本発明の一実施例に係わるマスク欠陥検査装置の概略構成を示すブロック図、第3図は上記実施例装置の要部構成を示すブロック図である。

1…試料台、2…フォトマスク、3…計算機、4…Xステーション制御回路、5…Yステーション制御回路、6…Xレーザ干渉計、7…Yレーザ干渉計、8…電源回路、9…光源、10…信号検出部、11…設計データ発生回路、12…欠陥判定装置、13…キーボード付プリンタ、14…磁気テープ装置、15…磁気ディスク装置、21…検出データバッファ、22…設計データバッファ、23…第1比較データ変換回路、24…第2比較データ変換回路、25…差分信号発生回路（欠陥検出部）、26…欠陥判定回路（欠陥判定部）、27…欠陥判定バッファ（許容欠陥設定部）。

出願人代理人 弁理士 鈴江武彦

12

第2図



第 3 図

